

PAT-NO: JP356165341A  
DOCUMENT-IDENTIFIER: JP 56165341 A  
TITLE: SEMICONDUCTOR DEVICE  
PUBN-DATE: December 18, 1981

INVENTOR-INFORMATION:  
NAME  
OKUDA, TAKASHI  
TAMEDA, MASATO

ASSIGNEE-INFORMATION:  
NAME COUNTRY  
NEC CORP N/A

APPL-NO: JP55069266  
APPL-DATE: May 23, 1980

INT-CL (IPC): H01L023/02  
US-CL-CURRENT: 257/659, 257/E23.115

ABSTRACT:

PURPOSE: To protect a semiconductor element from radiation by mounting a substance having stopping power against radiation onto an inwall surface of a ceramic vessel, the inside thereof houses the semiconductor element.

CONSTITUTION: In a vessel consisting of a ceramic insulating board 2, an approximate 30 $\mu$ m thick polyimide resin film 13 is formed on a wall surface of an element housing section 3. A semiconductor element 1 is fixed onto a metallic plate 4 with paste such as gold-tin, and the

electrodes 5, 6 of the  
semiconductor element are each wired to leads 7, 8 by  
metallic wires 9, 10 such  
as gold or aluminum. The semiconductor element is enclosed  
by a cover plate 11  
in Kovar, and a ceramic sealing type semiconductor device  
is completed. Thus  
alpha particles discharged from the ceramic insulating  
board are stopped by  
means of the polyimide resin film, and the semiconductor  
device having high  
reliability can be realized.

COPYRIGHT: (C)1981,JPO&Japio

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭56-165341

⑬ Int. Cl.<sup>3</sup>  
H 01 L 23/02

識別記号

庁内整理番号  
7738-5F

⑭ 公開 昭和56年(1981)12月18日

発明の数 1  
審査請求 未請求

(全 2 頁)

⑮ 半導体装置

⑯ 特 願 昭55-69266

⑰ 出 願 昭55(1980)5月23日

⑱ 発 明 者 奥田高  
東京都港区芝五丁目33番1号日  
本電気株式会社内

⑲ 発 明 者 為田正人

東京都港区芝五丁目33番1号日  
本電気株式会社内

⑳ 出 願 人 日本電気株式会社

東京都港区芝五丁目33番1号

㉑ 代 理 人 弁理士 内原晋

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

半導体素子を内部に収納するセラミック容器の  
該半導体素子の収納部の内壁面に、放射線に対す  
る阻止能を有する物質を散けたことを特徴とする  
半導体装置。

3. 発明の詳細な説明

本発明は半導体装置にかかり、とくに半導体素  
子を放射線から保護する有効な容器構造に関する。

近年半導体装置において、半導体素子を収納す  
る容器から放射されるα粒子によって生じる半導  
体装置の誤動作が問題となっている。すなわち、  
従来の容器を有する半導体装置は第1図に示すよ  
うに、セラミック2の素子収納部3内において、  
金属薄板4上に半導体素子を固定し、半導体素子

の電極5、6をそれぞれリード7、8に金属線9、  
10を用いて接続し、セラミック又は金属製の蓋  
板11で封止している。

このような従来の封入方式では、上方、下方か  
らのα粒子は金属材4、11で遮蔽されるがセラ  
ミックの容器から放出されたα粒子は、半導体素  
子内に直接入射し、素子内に電荷を発生させるこ  
ととなる。このためとくにランダムアクセスメモ  
リ(RAM)などの、電荷を蓄積して情報を保持  
する半導体集積回路素子では、α粒子の入射が情  
報を破壊してしまうという欠点が存在する。

本発明の目的はかかる従来の半導体装置にみら  
れる上記の欠点を除去した有効なセラミック封止  
型半導体装置を提供することにある。

上記の目的を達成するために、本発明ではポリ  
イミド及びシリコンなどの樹脂膜を、素子収納  
部の壁面に形成している。

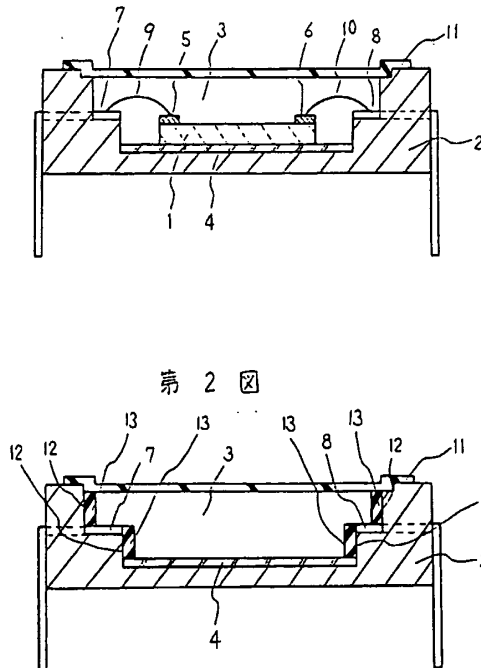
以下に図を用いて本発明の実施例を詳しく説明  
する。

本発明をMOS型RAMに適用した場合を第2

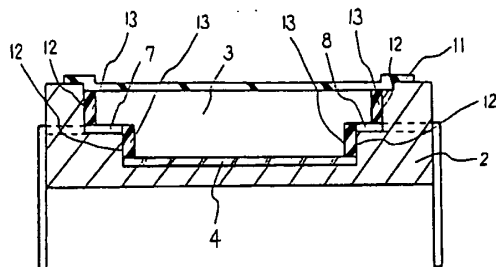
及び第3図を用いて説明する。尚、第1図と同じ機能の部分は同図と同じ記号を付してある。セラミック絶縁板より成る容器において素子収納部3の壁面12に厚さ30 $\mu$ m程度のポリイミド樹脂膜13を形成する(第2図)。ポリイミド樹脂膜の硬化温度及び硬化時間は通常3段階に分けて行う。すなわち、密着中で125℃で30分行ったのち、200℃で30分、更に300℃で30分で行う。このようにポリイミド樹脂膜を完全に硬化させれば、容器の機械的衝撃や経時変化にも充分耐えることができる。そして金属薄板4上に半導体素子1を金一すずなどのペーストで固定した後、半導体素子の電極5、6をそれぞれリード7、8に金及びアルミニウムなどの金属線9、10で接続する。しかるのち、コパールの蓋板11で封入すれば、セラミック封止型半導体装置が完成する(第3図)。このときコパールの含有するウラン及びトリウムの量は、1~2ppb程度であり充分に小さく、半導体装置の蓋板に適することが分かる。

- 3 -

第 1 図



第 2 図



一方素子収納部において、セラミック絶縁板から放出される $\alpha$ 粒子は、前述のポリイミド樹脂膜13により阻止され、また蓋板11からの $\alpha$ 粒子の放出は極めて少ないので、高信頼度の半導体装置が実現できる。信頼性試験を行った結果100万デバイス時間以上の高信頼度を得た。

## 4. 図面の簡単な説明

第1図は従来セラミック封止型半導体装置を示す断面図、第2図は本発明の半導体装置を実現するためのセラミック型容器の断面図、第3図は本発明の実施例による半導体装置の断面図をそれぞれ示す。

尚、図において、1……半導体素子、2……セラミック絶縁板、3……素子収納部、4……金属薄板、5、6……半導体素子の電極、7、8……リード、9、10……金属線、11……蓋板、12……半導体素子収納部の壁面、13……ポリイミド樹脂膜である。

代理人 弁理士 内 原 晋



- 4 -

第 3 図

